



⑩ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

Offenlegungsschrift

⑫ DE 197 01 910 A 1

⑬ Int. Cl. 6.
H 04 B 1/40

⑭ Aktenzeichen: 197 01 910.2
⑮ Anmeldetag: 21. 1. 97
⑯ Offenlegungstag: 30. 7. 98

DE 197 01 910 A 1

⑰ Anmelder:

Siemens AG, 80333 München, DE

⑰ Erfinder:

Heinen, Stefan, Dr., 47802 Krefeld, DE; Thomas, Volker, Dr., 81245 München, DE; Beyer, Stefan, 86415 Mering, DE

⑱ Entgegenhaltungen:

DE 1 95 02 111 A 1
DE 40 25 771 A 1

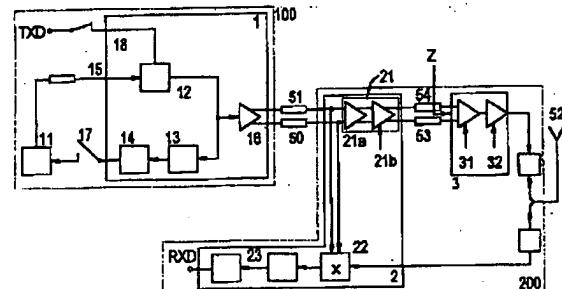
SCHARF, L., Top-Chips für's Handy in: Elektronik 23/1994, S.74-78;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑲ Sende- und Empfangsanordnung für Hochfrequenzsignale

⑳ Eine zeitschlitzgesteuerte Sende- und Empfangsanordnung weist eine erste integrierte Schaltung (1) auf, in der ein Phasenregelkreis (11, 12, 13, 14) mit einem externen Schleifenfilter (11) angeordnet ist. Die Regelschleife (11, 12, 13, 14) wird während eines Sendezzeitintervalls geöffnet. Ein gleichzeitig einschaltender Leistungsverstärker (31, 32) wird über einen Trennverstärker (21) vom Ausgang (16) des Phasenregelkreises entkoppelt. Für eine hohe Integrationsdichte bei niedriger HF-Rückkopplung des Ausgangs des Trennverstärkers (21) auf dessen Eingang sowie auf den Eingang (15) des Oszillators (12) des Phasenregelkreises ist der Trennverstärker (21) in einer integrierten Schaltung (2) für den Empfangskanal angeordnet.



DE 197 01 910 A 1

Beschreibung

Die Erfindung betrifft eine Sende- und Empfangsanordnung für Hochfrequenzsignale nach dem Oberbegriff des Patentanspruchs 1.

In zeitschlitzgesteuerten Sendeausordnungen bei sogenanntem TDMA-(Time Division Multiple Access)-Betrieb wird nur während eines Zeitschlitzes ein Signal abgestrahlt, während der übrigen Zeit unterbleibt die Signalabstrahlung. Zur Erzeugung des Sendeträgersignals dient ein Phasenregelkreis, der unmittelbar vor dem Zeitschlitz aktiviert wird und auf den Sendeträger einschwingt. Während der Sendezeit wird die Phasenregelschleife aufgetrennt, damit der den Träger bereitstellende Oszillator frei weiterläuft und mit einem niederfrequenten Nutzsignal moduliert wird. Das modulierte Oszillatortaussgangssignal wird verstärkt und einer Antenne zugeführt. Hierzu wird die Leistungsendstufe während des Sendezeitschlitzes angeschaltet. Während der übrigen Zeit bleibt der Endstufenverstärker abgeschaltet, um Verlustleistung zu sparen und unerwünschte Abstrahlungen zu vermeiden.

Bei den für Mobilfunktechniken üblichen Frequenzlagen im GHz-Bereich sind Leitungsanpassungs- und Abstrahlungsscheinungen nicht mehr vernachlässigbar. Um die sich durch das An- und Abschalten der Leistungsendstufe ergebenden Impedanzänderungen vom Phasenregelkreis abzukoppeln, ist ein Puffer erforderlich. Der Puffer sorgt für eine hohe Rückwärtsisolation zwischen dem Eingang der geschalteten Sendeendstufe und dem Oszillator des Phasenregelkreises, so daß eine Frequenzbeeinflussung des freilaufenden Oszillators aufgrund des Lastwechsels beim Zuschalten der Endstufe relativ gering bleibt.

Der Phasenregelkreis ist teilweise in einer integrierten Schaltung realisiert, wobei das Schleifenfilter außerhalb dieser integrierten Schaltung angeordnet ist. Der Trennverstärker ist aus diskreten Bauelementen aufgebaut. Durch die räumliche Trennung der Komponenten aufgrund der diskreten Realisierung wird erreicht, daß die Einwirkung von Hochfrequenzabstrahlung der Anschlüsse des diskreten Trennverstärkers auf den Eingang des Oszillators des Phasenregelkreises gering bleibt, so daß Frequenzabweichungen des Oszillators dementsprechend gering sind. Eine derartige Lösung ist beispielsweise im Datenblatt "LMX 3160 Single Chip Radio Transceiver" von National Semiconductor, August 1995, insbesondere auf Seite 13 gezeigt. Nachteilig ist jedoch der geringe Integrationsgrad der Lösung aufgrund der externen, diskreten Realisierung des Trennverstärkers.

Die Aufgabe der Erfindung besteht darin, für eine ein- gangs genannte Sende- und Empfangsanordnung eine höher integrierte Lösung anzugeben, bei der die Beeinflussung des Oszillators möglichst gering ist.

Erfundungsgemäß wird diese Aufgabe durch eine Sende- und Empfangsanordnung gemäß den Merkmalen des Patentanspruchs 1 gelöst.

Wesentlich bei der erfundungsgemäßen Lösung ist, daß der Trennverstärker in einer zweiten integrierten Schaltung vorgesehen ist, die den Empfangskanal enthält. Wegen der räumlichen Trennung dieser integrierten Schaltung von der ersten integrierten Schaltung, die den Oszillator enthält, ist mit geringer Rückwirkung der Hochfrequenzabstrahlung der Anschlüsse des Trennverstärkers der zweiten integrierten Schaltung auf den Eingang des Oszillators in der ersten integrierten Schaltung zu rechnen. Darüber hinaus kann über die zweite integrierte Schaltung hinweg eine differenzielle Schaltungstechnik beibehalten werden, die verglichen mit einer diskreten Lösung zu einer erhöhten Isolation führt. Hierzu wird in vorteilhafter Weise die ohnehin vorhandene

Gehäuseisolation ausgenutzt.

Im Gegensatz dazu würde eine Integration des Trennverstärkers beispielsweise auf dem Chip LMX 3160 unbrauchbare Ergebnisse liefern, da der Trennverstärker zusammen mit der Sendeinrichtung in einem Chip und in einem Gehäuse enthalten wäre, so daß aufgrund der räumlichen Nähe des Trennverstärkers zum Oszillatoreingang eine relativ hohe Hochfrequenzeinwirkung zu erwarten wäre.

Darüber hinaus hat die Integration des Trennverstärkers im Empfangschip den Vorteil, daß das Ausgangssignal der ersten integrierten Schaltung zur Abwärtsmischung des empfangenen Signals bereits chipintern zur Verfügung steht. Dabei weist das Signal unterschiedliche Trägerfrequenz für Sende- und Empfangszeitschlitzte auf. Es ist somit nur eine Ausgangsstufe erforderlich, Anschlußpins werden gespart.

Nachfolgend wird die Erfindung anhand des in der Zeichnung dargestellten Ausführungsbeispiels näher beschrieben. Die einzige Figur zeigt eine erste integrierte Schaltung 1 zur Aufbereitung des Sendedesignals, eine zweite integrierte Schaltung 2 mit dem Empfangskanal und dem Trennverstärker 21 und eine Halbleiterorschaltung 3 mit Endstufenverstärkern. Die Schaltung 1 enthält die wesentlichen Teile eines Phasenregelkreises auf dem integrierten Schaltungsschip. Hierzu gehört ein spannungsgesteuerter Oszillator 12, ein Teiler 13 sowie ein Phasendetektor 14. Das Ausgangssignal des Oszillators 12 wird über den Teiler 13 in den Phasendetektor 14 eingekoppelt wird. Dort erfolgt ein Vergleich mit einer Referenzfrequenz FR, um eine Regelabweichung zu bilden. Diese wird über ein Schleifenfilter 11 an den Steuereingang 15 des Oszillators 12 rückgekoppelt. Das Schleifenfilter 11 ist im Vergleich zu den übrigen Elementen des Phasenregelkreises chipextern angeordnet. Das Ausgangssignal des Oszillators 12 wird außerdem in einem Verstärker 16 zu einem differentiellen Signal gewandelt, d. h. die vom Verstärker 16 abgehenden Leitungen 50, 51 führen zueinander gegenphasige Signale. Die Leitungen 50, 51 werden in einen Trennverstärker 21 eingespeist. Dieser ist im integrierten Schaltkreis 2 des Empfangskanals realisiert. Der Trennverstärker 21 speist ausgangsseitig die Leistungsendstufe 3, die einen Puffer 31 enthält, der eine Umwandlung des differentiellen Signals in ein einphasiges Signal durchführt, und einen Leistungsverstärker 32. Dessen Ausgangssignal wird nach geeigneter Tiefpaßfilterung über eine Antenne 52 abgestrahlt.

Die Anordnung arbeitet nach einem Zeitschlitzverfahren. Dies bedeutet, daß Senden oder Empfangen nur während je eines Zeitschlitzes möglich ist, wobei verschiedene Zeitschlitzte zueinander zeitlich beabstandet sind. Einige Zeit vor einem Zeitschlitz, in dem die Anordnung sendeberechtigt ist, wird der Phasenregelkreis in seinen eingeschwungenen Zustand gebracht, so daß der Sendeträger stabil vorliegt. Währenddessen ist der Schalter 17 zwischen Phasendetektor 14 und Schleifenfilter 11 geschlossen und der Phasenregelkreis weist eine geschlossene Regelschleife aus den Elementen 12, 13, 14 und 11 auf. Unmittelbar vor dem Zeitschlitz wird der Schalter 17 geöffnet, so daß der eingeschwungene Oszillator 12 freilauft. Über einen weiteren Steuereingang des Oszillators 12, wird dessen Hochfrequenzsignal mit einem Datensignal TXD moduliert. Das Datensignal TXD weist eine im Vergleich zur momentanen Schwingfrequenz des Oszillators 12 wesentlich niedrigere Frequenz auf. Hierzu ist während der Modulationsphase ein Schalter 18 am diesbezüglichen Eingang des Oszillators 12 geschlossen, um die Daten TXD zuzuführen.

Die Endstufentreiber 31, 32 werden nur während eines Sendezeitschlitzes eingeschaltet, um während der übrigen Zeit Verlustleistung zu sparen. Die Eingangsimpedanz Z der Schaltung 3 verändert sich durch das Einschalten erheblich.

Damit diese Lastimpedanzänderungen nicht auf den Phasenregelkreis in der integrierten Schaltung 1 rückwirkt, ist der Trennverstärker 21 vorgesehen. Die Hochfrequenzabstrahlung der Ausgangsanschlüsse 53, 54 des Trennverstärkers 21, die durch die jeweiligen äußeren Gehäusepins sowie der inneren Bonddrähte und die außerhalb angeschlossenen Verbindungsleitungen zum Leistungsverstärker bewirkt wird, ist bei Mobilfunkfrequenzen im Bereich von nahezu 1,9 GHz nicht vernachlässigbar. Diese Abstrahlung kann auf die Eingänge des Trennverstärkers 21 zurückwirken sowie auf 10 den Steuereingangsanschluß 15 des Oszillators 12.

Durch die erfundsgemäße Anordnung werden diese Rückkopplungen jedoch weitgehend gedämpft. Zum einen sind die Schaltungen 1, 2 in jeweils eigenen, getrennten metallischen Abschirmungsgehäusen 100 bzw. 200 angeordnet. Die Abschirmung 200 kann auch die Endstufe und antennenseitigen Filter enthalten. Außerdem sind die Schaltungen 1, 2 räumlich relativ weit voneinander getrennt. Die Rückkopplung der Ausgänge des Trennverstärkers 21 auf den Eingang 15 des Oszillators 12 ist damit weitgehend gedämpft, wodurch eine Frequenzabweichung des Oszillators von der vorgegebenen Sendefrequenz vermieden wird. 15

Die für den Trennverstärker 21 vorgesehenen Ausgangspins des Gehäuses der integrierten Schaltung 2 und dessen Eingangspins sind vorzugsweise an gegenüberliegenden Gehäuseseiten angeordnet. Sie sind damit möglichst weit voneinander beabstandet. Bei der Rückkopplung der Ausgänge des Verstärkers 21 auf seine Eingänge sorgt bedingt durch deren beabstandete Anordnung am Gehäuse und die differentielle Schaltungstechnik die Isolation des Schaltungsgehäuses für Dämpfung. Im Vergleich zu der diskreten Realisierung nach dem Stand der Technik ist die Gehäuseisolation wegen der differentiellen Schaltungstechnik erhöht. Dies ist dadurch bedingt, daß sich die im Abstand der Eingangs-/Ausgangspins bereits wirkenden differentiellen Fernfelder der Abstrahlung in gewissem Maße kompensieren. Demgegenüber ist die Rückwirkung innerhalb des integrierten Schaltungsschips wesentlich geringer und tritt gegenüber der externen Rückkopplung in den Hintergrund. Vorzugsweise umfaßt der Trennverstärker 21 zwei signalmäßig hintereinander geschaltete Einzelverstärker 21a und 21b. Einer der Verstärker, zweckmäßigerweise der nachgeschaltete Verstärker 21b ist abschaltbar, um Verlustleistung zu sparen. 35

Der Empfangsbaustein 2 enthält außer dem oben beschriebenen Trennverstärker 21, der im Sendepfad wirkt, die Signalverarbeitungseinrichtungen für den Empfangskanal. Ein über die Antenne 51 eingekoppeltes hochfrequentes Signal wird nach Bandpaßfiltermaßnahmen in einen Mischer 22 eingekoppelt. Diesem werden außerdem die am Verstärkereingang des Trennverstärkers 21 anliegenden Signale zugeführt. Der Mischer 22 führt eine Abwärtsmischung des empfangenen Signals durch. Nach einer Demodulationseinrichtung 23 liegen die empfangenen digitalen Daten RXD ausgangsseitig vor. 45

55

Patentansprüche

1. Sende- und Empfangsanordnung für Hochfrequenzsignale, umfassend einen Phasenregelkreis, dessen Rückkopplungsschleife (12, 13, 14, 11) auf trennbar ist und der einen steuerbaren Oszillator (12) enthält, und einen Leistungsverstärker (31, 32), der eingesamtig mit einem Ausgang des Oszillators (12) koppelbar ist, wenn die Rückkopplungsschleife (12, 13, 14, 11) des Phasenregelkreises aufgetrennt ist, und an dem ausgangsseitig ein Hochfrequenzsignal zur Kopplung an eine Signalabgabeeinrichtung (52) abgreifbar ist, wo- 60
2. Anordnung nach Anspruch 1, dadurch gekennzeichnet, daß die integrierten Schaltungen (1, 2) von je einem Gehäuse umgeben sind. 65
3. Anordnung nach Anspruch 2, dadurch gekennzeichnet, daß die integrierten Schaltungen (1, 2) einschließlich der jeweiligen Gehäuse von je einer Abschirmung (100, 200) umgeben sind. 70
4. Anordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der Phasenregelkreis umfaßt: den steuerbaren Oszillator (12), der frequenzsteuerbar ist, einen mit dem Ausgang des Oszillators (12) verbundenen Teiler (13), einen mit dem Teiler (13) verbundenen Phasendetektor (14), dem außerdem ein Referenzfrequenzsignal (FR) zuführbar ist, und ein Schleifenfilter (11), über das der Phasendetektor (14) mit einem Steuereingang des Oszillators (12) zur Frequenzsteuerung verbunden ist, wobei der Oszillator (12), der Teiler (13) und der Phasendetektor (14) in der ersten integrierten Schaltung (1) angeordnet sind und das Schleifenfilter (11) außerhalb davon, und daß Schaltmittel (17) vorgesehen sind, durch die die Rückkopplungsschleife (12, 13, 14, 11) des Phasenregelkreises nach dem Kopplungsknoten des Oszillatorausgangs mit dem Leistungsverstärker (31, 32) und vor dem schleifenfilterseitigen Eingang des Oszillators (12) unterbrechbar ist. 75
5. Anordnung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß der Oszillator (12) einen Steuereingang aufweist, an dem ein niederfrequentes Modulationsignal (TXD) zur Frequenzmodulation des Oszillators (12) einkoppelbar ist, wenn die Rückkopplungsschleife (12, 13, 14, 11) aufgetrennt ist. 80
6. Anordnung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der Trennverstärker (21) eine erste Verstärkereinrichtung (21a) umfaßt und eine zweite, dieser nachgeschaltete Verstärkereinrichtung (21b), die abschaltbar ist. 85
7. Anordnung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß das von der ersten integrierten Schaltung (1) abgegebene Hochfrequenzsignal in die zweite integrierte Schaltung (2) differentiell eingespeist wird außerdem differentiell an den Leistungsverstärker (31, 32) abgegeben wird. 90

Hierzu 1 Seite(n) Zeichnungen

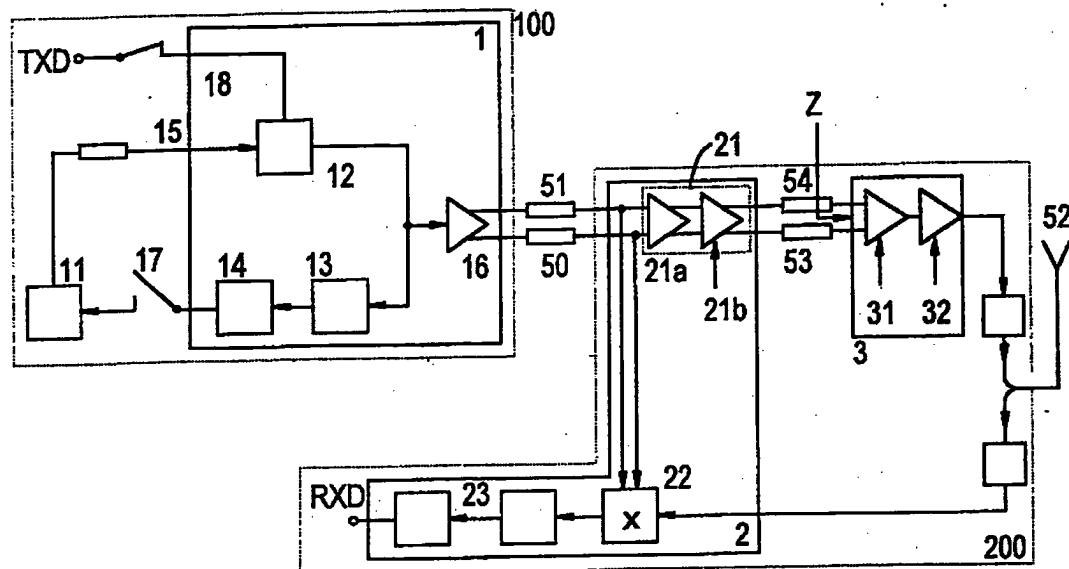


FIG.